

DOI:10.11918/202203091

一种低功耗高性能 AB 类运算放大器的设计

郑慧臻,王科平,谢 生

(天津大学 微电子学院,天津 300072)

摘 要:为了解决传统运算放大器在物联网系统等低功耗应用中转换速率较低和增益带宽积较小的问题,设计了一种新型的 AB 类运算放大器。提出了基于差分对管的电流复用技术,将输入晶体管产生的差分电流再次利用,提高了电路的输出电流,获得了更高的转换速率、增益带宽积和直流增益。此外,结合了基于自适应偏置电路的 AB 类输入级和局部共模反馈电路,使得运算放大器输出级的动态电流摆脱了静态电流的限制,以较小的静态电流获得了较大的动态电流,进一步提升了电路的关键性能参数。基于 180 nm CMOS 工艺,对运算放大器进行设计和验证。仿真结果表明:在 70 pF 的负载电容下,正负转换速率分别为 23.55 V/ μ s 和 -31.47 V/ μ s,增益带宽积为 2.38 MHz,直流增益为 63 dB,静态功耗仅为 23 μ W。与传统的 AB 类运算放大器相比,所提出的电路在实现低功耗的同时具有更高的转换速率、增益带宽积和直流增益,适用于模数转换器和电源管理等低功耗电路系统。

关键词: AB 类运算放大器;电流复用技术;自适应偏置电路;局部共模反馈;高转换速率;高带宽;低功耗

中图分类号: TN432

文献标志码: A

文章编号: 0367-6234(2023)11-0142-09

Design of a low power and high performance class AB operational amplifiers

ZHENG Huizhen, WANG Keping, XIE Sheng

(School of Microelectronic, Tianjin University, Tianjin 300072, China)

Abstract: A new class AB operational amplifier was proposed to solve the problems of low slew rate and low gain-bandwidth product of traditional operational amplifiers for low power applications such as the Internet of Things. The current reuse technology based on differential pair transistors was proposed, which reuses the differential current generated by the input transistors. As a result, the output current of the circuit is enhanced, and the slew rate, gain-bandwidth product and DC gain are improved significantly. Moreover, differential input stages with class-AB operation and local common-mode feedback circuit are combined. As a result, the dynamic current of the output stage of the operational amplifier will not be restricted by the static current, and the larger dynamic current can be obtained under the smaller static current. The operational amplifiers is designed with a 180 nm CMOS process. For a 70 pF load capacitance, the simulation results show that the positive and negative slew rates are 23.55 V/ μ s and -31.47 V/ μ s, respectively, the gain-bandwidth product is 2.38 MHz, the DC gain is 63 dB, and the static power consumption is only 23 μ W. The results show that, compared with the traditional class AB operational amplifier, the proposed circuit achieves higher slew rate, higher gain-bandwidth product and higher DC gain under lower power consumption. The proposed circuit is suitable for low power circuits and systems such as analog-to-digital converter and power management.

Keywords: class AB operational amplifiers; current reuse technology; adaptive bias circuit; local common-mode feedback; high slew rate; high gain-bandwidth product; low power consumption

物联网系统对低功耗有着极高的需求,随着物联网技术的兴起和 CMOS 工艺技术的进步,降低电路系统的功耗成为了当前主要的研究方向^[1-3]。运算放大器作为模拟电路和数模混合电路中的基础模块,其性能直接决定了整个电路系统的性能^[4]。因此功耗的降低不能以牺牲运算放大器的性能为代

价,如何在低功耗电路的设计中保持运算放大器的高性能成为了当前研究的难点。

AB 类放大器的动态电流可以不受其静态电流的限制^[5],因此可以在实现低功耗前提下实现高的动态电流,从而实现高性能^[6-11]。AB 类放大器的这一特性使其在低功耗应用中受到了较大的关注,

收稿日期: 2022-03-25;录用日期: 2022-06-20;网络首发日期: 2023-10-25

网络首发地址: <https://link.cnki.net/urlid/23.1235.T.20231026.1309.004>

基金项目: 国家自然科学基金(61774035);江苏省自然科学基金(BK20191260)

作者简介: 郑慧臻(1996—),男,硕士研究生;王科平(1981—),男,教授,博士生导师

通信作者: 王科平, kpwang@tju.edu.cn

目前已经提出了多种 AB 类放大器技术。折叠共源共栅 AB 类放大器可以实现很高的直流增益和增益带宽积 (gain-bandwidth product, GBW)^[12-15], 但是共源共栅晶体管的存在, 限制了输出范围和转换速率 (slew rate, SR) 的提升。一种叫做超级 AB 类运算放大器的电路备受关注^[5,16-17], 其输出级的动态电流与输入电压的 4 次方成正比, 因此可以实现很高的转换速率, 同时输出级没有用到共源共栅晶体管, 因此可以实现较高的输出范围, 但是其电路的等效跨导较低, 因此限制了直流增益和增益带宽积的提高。综上, 目前已有的 AB 类放大器很难同时实现较高的大信号性能和小信号性能。

本文提出了一种改进型的超级 AB 类运算放大器, 提出了基于差分对的电流复用技术, 该技术将输入晶体管产生的偏置电流再次利用, 提高了电路的输出电流, 从而解决了传统的超级 AB 类放大器增益带宽积和直流增益较低的问题。输入晶体管的偏置电流使用了自适应偏置电路, 其偏置电流随差模电压的增大而增大, 实现了低的静态电流和高的动态电流, 因此放大器工作在 AB 类。局部共模反馈技术的使用同样提高了动态电流。整体电路将上述 3 种技术结合, 提高了运算放大器的转换速率、增益带宽积和直流增益。

1 电路结构及关键电路分析

本文提出的电路结构框图如图 1 所示, 与传统的运算放大器相比, 本文用自适应的偏置电流源取代了输入差动对中传统的固定尾电流源。晶体管 M_{2A} 、 M_{2B} 、 M_{3A} 和 M_{3B} 尺寸相同, 因此实现了电流的复制。同时电流复用电路和局部共模反馈电路进一步提高了转换速率、增益带宽积和直流增益。电路在不需要额外补偿电路的前提下便可以实现足够的相位裕度。接下来对关键的电路模块进行分析。

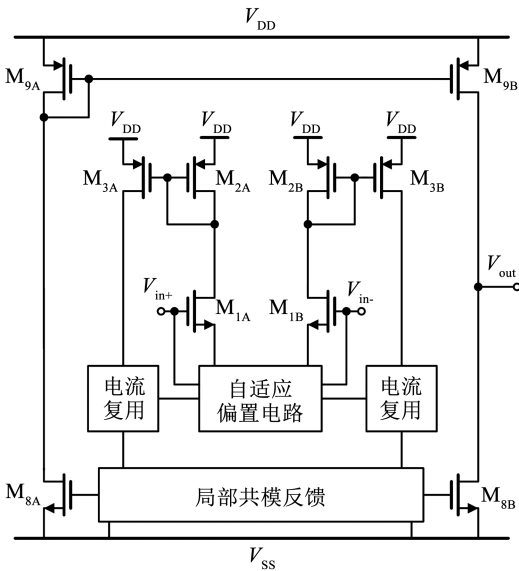


图 1 电路结构框图

Fig. 1 Block diagram of circuit architecture

1.1 自适应偏置电路

本文设计的自适应偏置电路在输入电压只有共模电压时提供很低的偏置电流, 而存在差模输入电压时, 其偏置电流可以随差模电压的提高而迅速增加。

两个交叉耦合的电平移器可以实现上述功能^[5,16], 如图 2(a) 所示。当输入差模电压为零时, 晶体管 M_{1A} 和 M_{1B} 的栅源电压等于 V_b , 因此具有相同的静态电流。如图 2(b) 所示的翻转电压跟随器 (flipped voltage follower, FVF) 可以实现电平移位的功能^[18], 其中 M_{1A} 、 M_{1B} 、 M_{4A} 和 M_{4B} 具有相同的尺寸, 静态时这 4 个晶体管具有相同的栅源电压, 因此 M_{1A} 和 M_{1B} 的静态电流为 I_{B1} 。

当输入一个差模电压 V_{id} , 则 V_{in+} 提高 $V_{id}/2$, V_{in-} 降低 $V_{id}/2$, 同时由于 M_{4A} 和 M_{4B} 的电平移, M_{1B} 的源极提高 $V_{id}/2$, M_{1A} 的源极降低 $V_{id}/2$, 因此 M_{1A} 的栅源电压 V_{GS} 提高 V_{id} , M_{1B} 的栅源电压下降 V_{id} 。 V_{id} 越大, 则输入晶体管 M_{1A} 和 M_{1B} 的 V_{GS} 变化越大, 偏置电流变化越大。

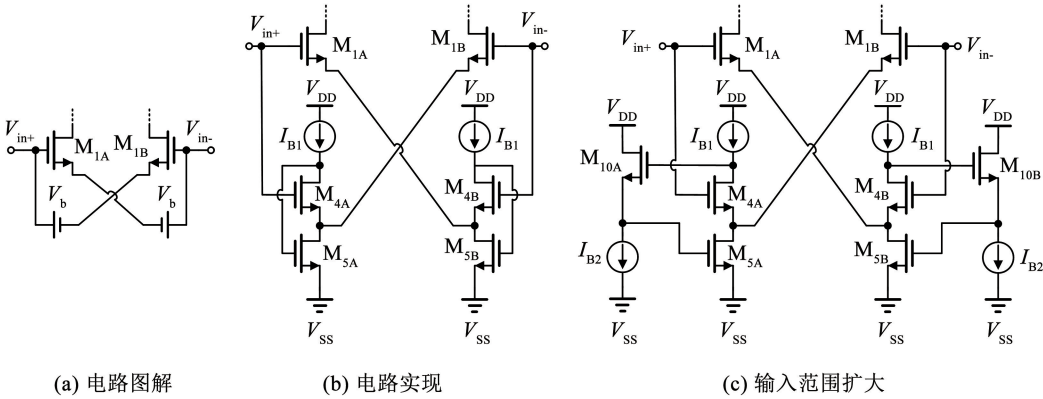


图 2 自适应偏置电路的实现

Fig. 2 Realization of adaptive bias circuit

当输入的差模电压为小信号 v_{id} 时, M_{1A} 和 M_{1B} 产生的小信号电流分别为 $i_{1A} = g_{m1} v_{id}$ 和 $i_{1B} = -g_{m1} v_{id}$, 其中 g_{m1} 表示晶体管 M_{1A} 和 M_{1B} 的跨导。小信号差模电流 i_d 为

$$i_d = i_{1A} - i_{1B} = 2g_{m1} v_{id} \quad (1)$$

式(1)表明差分对的等效跨导为 $2g_{m1}$, 与传统的固定尾电流偏置的差分对相比, 跨导提高了 1 倍。当输入大信号电压 V_{id} 时, 晶体管 M_{1A} 和 M_{1B} 的漏电流分别为

$$I_{1A} = \frac{1}{2}\beta_1 (V_{GSQ} - V_{TH} + V_{id})^2 = \frac{1}{2}\beta_1 \left(\sqrt{\frac{2I_{B1}}{\beta_1}} + V_{id} \right)^2 \quad (2)$$

$$I_{1B} = \frac{1}{2}\beta_1 (V_{GSQ} - V_{TH} - V_{id})^2 = \frac{1}{2}\beta_1 \left(\sqrt{\frac{2I_{B1}}{\beta_1}} - V_{id} \right)^2 \quad (3)$$

式中: V_{GSQ} 为静态时的栅源电压, V_{TH} 为晶体管的阈值电压, $\beta = \mu_n C_{OX} (W/L)$ 为晶体管的跨导系数, μ_n 为载流子迁移率, C_{OX} 为栅氧化层的单位面积电容, W 和 L 分别为晶体管的宽度和长度, I_{B1} 为静态电流。

从式(2)和式(3)可以看出, 电流 I_{1A} 和 I_{1B} 不受静态偏置电流 I_{B1} 的限制。如果 V_{id} 是一个比较小的值, M_{1A} 和 M_{1B} 依然工作在饱和区, 则差分对的差模电流为

$$I_d = I_{1A} - I_{1B} = \sqrt{8I_{B1}\beta_1} V_{id} \quad (4)$$

此时差模电流 I_d 与差模电压 V_{id} 成线性关系。但是如果 V_{id} 是一个比较大的正向电压, 则 I_{1A} 将会急剧增大, I_{1B} 将会急剧减小, 甚至接近 0, M_{1B} 进入截止区, 以至于 I_{1A} 远远大于 I_{1B} , 计算差模电流时可以忽略 I_{1B} 的值, 差模电流 $I_d \approx I_{1A}$, 此时差模电流与差模电压的平方成正比。同理, 如果 V_{id} 是一个比较大的反向电压, 则可以忽略 I_{1A} 的值, 差模电流 $I_d \approx I_{1B}$ 。综上所述, 如果 V_{id} 比较小, 则差模电流与差模电压成线性关系; 如果 V_{id} 比较大, 则差模电流与差模电压的平方成正比。 I_{1A} 和 I_{1B} 随 V_{id} 变化的仿真结果如图 3 所示, 当 V_{id} 较小时, I_{1A} 和 I_{1B} 随 V_{id} 线性增加, 当 V_{id} 较大时, I_{1A} 和 I_{1B} 随 V_{id} 的增加急剧增加, 因此图 3 的仿真结果验证了本节的理论分析。

FVF 的缺点是输入电压的范围有限, 如图 2(b) 所示, 如果输入电压 V_{in} 增大, 则晶体管 M_{4A} 和 M_{4B} 的源极电压会同时增大, 导致其源漏电压 V_{DS4} 减小, 如果 V_{in} 的值太大, 会导致 M_{4A} 和 M_{4B} 进入线性区。为使晶体管都工作在饱和区, 具体的输入电压范围为

$$V_{GS4A} + V_{DS5A, sat} < V_{in} < V_{GS5A} + V_{GS4A} - V_{DS4A, sat} \quad (5)$$

式中 V_{Gsf} 和 $V_{DSi, sat}$ 分别为对应的晶体管的栅源电压

和过驱动电压。因此 V_{in} 的大小为

$$V_{inpp} = V_{GS5A} - V_{DS4A, sat} - V_{DS5A, sat} \quad (6)$$

为了扩大 V_{in} 的范围, 可以在 M_{4A} 的漏极和 M_{5A} 栅极之间添加一个电平移位器, 如图 2(c) 所示, M_{10A} 、 M_{10B} 和电流源 I_{B2} 构成的源跟随器便可以实现电平移位的功能。 V_{in} 的范围提高了 V_{GS10A} , 因此输入变为

$$V_{inpp} = V_{GS10A} + V_{GS5A} - V_{DS4A, sat} - V_{DS5A, sat} \quad (7)$$

为了实现较大的 V_{GS10A} , M_{10A} 可以通过选择非常小的宽长比来扩大输入范围。

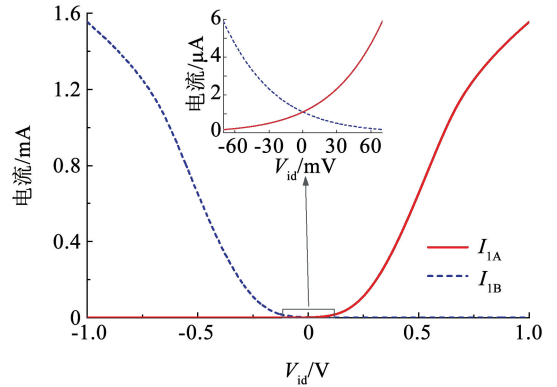


图 3 I_{1A} 和 I_{1B} 随输入电压变化的仿真结果

Fig. 3 Simulation results of I_{1A} and I_{1B} with input voltage

1.2 电流复用电路

在本文提出的电路中, 输入差分对产生的差模电流在到达输出级之前, 会由电流复用电路进行提高。

电流复用电路的图解如图 4(a) 所示, 由 1.1 节可知 I_{1A} 和 I_{1B} 分别是 M_{1A} 和 M_{1B} 产生的电流。以左边电路为例, 电流复用电路以 α 的倍数复制电流 I_{1B} , 之后对电流 I_{1A} 进行分流产生新的电流 $I_p = I_{1A} - \alpha I_{1B}$ 。右边电路同理, $I_n = I_{1B} - \alpha I_{1A}$ 。电路的实现方法如图 4(b) 所示, 晶体管 M_{6A} 和 M_{6B} 会以 λ 的倍数复制 M_{5A} 和 M_{5B} 的电流。由于 M_{1B} 的电流流经 M_{5A} , 所以 M_{6A} 的电流可以反映 M_{1B} 电流的变化。同理, M_{6B} 的电流可以反映 M_{1A} 电流的变化。

考虑一个小信号差分输入电压, M_{1B} 产生的小信号电流 i_{1B} 会流经 M_{5A} , 因此 M_{5A} 的小信号电流 i_{5A} 等于 i_{1B} 。同理, M_{5B} 的小信号电流 i_{5B} 等于 i_{1A} 。此时 $\alpha = \lambda$, 因此产生的小信号差模电流 i_{dn} 为

$$i_{dn} = i_p - i_n = (1 + \alpha)(i_{1A} - i_{1B}) = (1 + \alpha)i_d \quad (8)$$

由式(8)可知, 所提出的电流复用电路产生的小信号差模电流是传统差分输入对的 $1 + \alpha$ 倍。因此电流复用电路可以提高小信号差模电流, 从而提高电路的跨导。

的电路完全对称,因此节点 Z 可以作为小信号地,即 $V_Z=0$ 。节点 X 和节点 Y 处的小信号电阻为

$$R_X=R_Y=R_{X,Y}=R\parallel r_{o7}\parallel r_{in}\tag{9}$$

其中 $r_{o7}=r_{o7A}=r_{o7B}\circ i_{out+}$ 和 i_{out-} 的表达式分别为 $g_{m8}R_{X,Yip}$ 和 $g_{m8}R_{X,Yin}$,并且 $g_{m8}=g_{m8A}=g_{m8B}\circ$ 因此局部共模反馈电路的电流增益为 $g_{m8}R_{X,Y}$,可以通过提高 R_1 和 R_2 的阻值 R 来提升增益。

对于一个大信号输入电流,忽略沟道长度调制效应,由于 M_{7A} 和 M_{7B} 的栅级相连,因此 M_{7A} 和 M_{7B} 的漏电流为共模电流 $I_{cm}=(I_p+I_n)/2$,流经 R_1 和 R_2 的电流 $I_R=I_{dn}/2=(I_p-I_n)/2$ 为差模电流。此时 X 、 Y 和 Z 点的节点电压为

$$\begin{cases} V_Z=V_{TH}+\sqrt{\frac{2I_{cm}}{\beta_7}} \\ V_X=V_Z+I_RR_1 \\ V_Y=V_Z-I_RR_2 \end{cases}\tag{10}$$

如果输入为正向的大信号电流,即 $I_p>I_n$,则 V_X 会有一个比较大的正向增大,流经 M_{8A} 的电流 I_{out+} 变大为

$$I_{out+}=\frac{\beta_8}{2}(V_X-V_{TH})^2=\frac{\beta_8}{2}\left(\sqrt{\frac{2I_{cm}}{\beta_7}}+I_RR\right)^2\tag{11}$$

其中 β_8 为 M_{8A} 和 M_{8B} 的跨导系数。 V_Y 会有一个比较大的降低,导致流经 M_{8B} 的电流 I_{out-} 比静态时大大减小,导致 M_{8B} 进入截止区。此时 $I_{out}=I_{out+}-I_{out-}\approx I_{out+}$ 。同理,如果输入为反向的大信号电流,即 $I_p<I_n$,则 V_Y 会有一个比较大的正向增大,流经 M_{8B} 的电流 I_{out-} 变大为

$$I_{out-}=\frac{\beta_8}{2}(V_Y-V_{TH})^2=\frac{\beta_8}{2}\left(\sqrt{\frac{2I_{cm}}{\beta_7}}-I_RR\right)^2\tag{12}$$

V_X 会有一个比较大的降低,导致流经 M_{8A} 的电流 I_{out+} 大大减小。此时 $I_{out}=I_{out+}-I_{out-}\approx -I_{out-}$ 。在式(11)中 $I_R>0$,在式(12)中 $-I_R>0$ 。因此可以将式(11)、(12)结合成 I_{out} 的通用公式:

$$I_{out}=I_{out+}-I_{out-}\approx\pm\frac{\beta_8}{2}\left(\sqrt{\frac{2I_{cm}}{\beta_7}}+|I_R|R\right)^2\tag{13}$$

当 $I_p>I_n$,则 $I_{out}>0$;当 $I_p<I_n$,则 $I_{out}<0$ 。由式(13)可以看出,局部共模反馈电路对输入电流进行了平方关系的提升,极大地提高了大信号性能。

2 整体电路分析

电路的完整结构如图 7 所示,下面对电路的小信号性能和大信号性能进行分析。

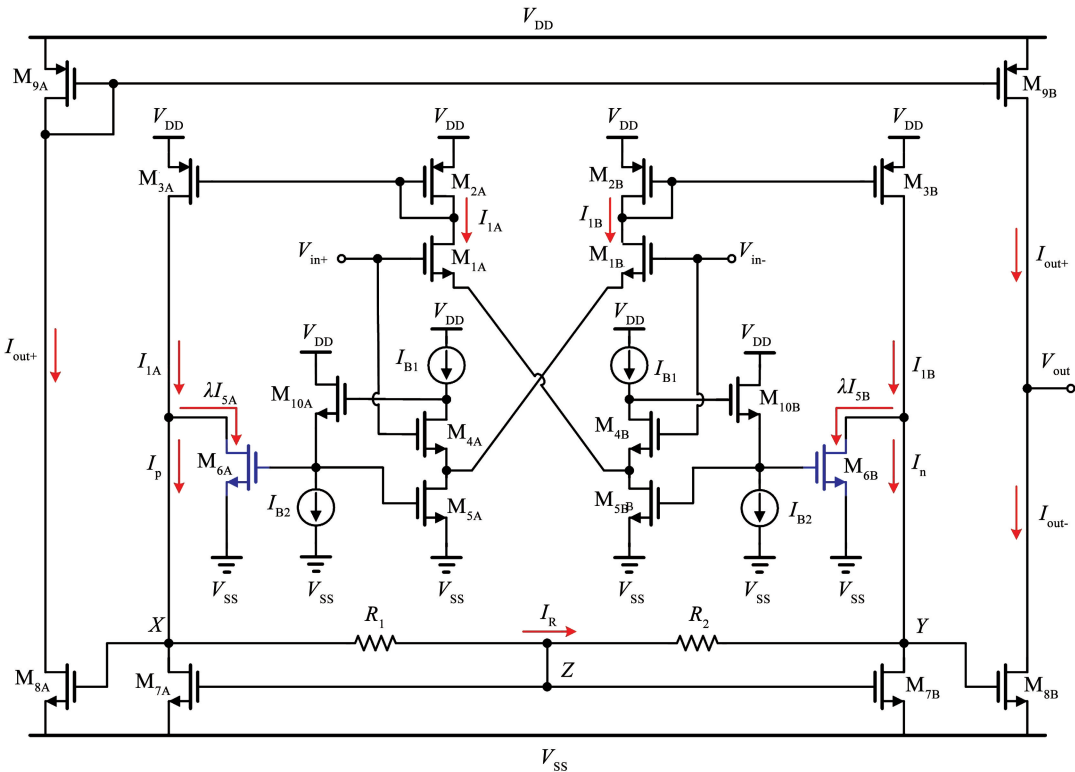


图 7 提出的 AB 类运算放大器

Fig. 17 Proposed class AB operational amplifier

2.1 小信号分析

当在输入端输入一个小信号电压 v_{id} 时,在输出

端会产生小信号输出电流 i_{out} ,结合上一节对 3 个电路模块的分析,可以得到输出的小信号电流为

$$i_{out} = i_{out+} - i_{out-} = 2(1 + \alpha) g_{m1} g_{m8} R_{X,Y} v_{id} \quad (14)$$

因此电路的整体跨导为

$$G_m = \frac{i_{out}}{v_{id}} = 2(1 + \alpha) g_{m1} g_{m8} R_{X,Y} \quad (15)$$

并且电路的增益带宽积 $GBW = G_m / (2\pi C_L)$, 直流增益 $A_v = G_m R_{out}$ 。由式(9)、(15)可知, 可以通过提高电阻值 R 来提高电路的小信号性能。但是随着 R 的增大, 节点 X 和 Y 的寄生极点会降低, 如果其寄生极点小于 GBW , 则会造成系统的不稳定。节点 X 和 Y 形成的极点为次主极点 f_{nd} , 有

$$f_{nd} = \frac{1}{2\pi R_{X,Y} C_{X,Y}} \quad (16)$$

电路的相位裕度(phase margin, PM)由下式给出:

$$PM \approx 90^\circ - \arctan\left(\frac{GBW}{f_{nd}}\right) \approx 90^\circ - \arctan\left(\frac{2(1 + \alpha) g_{m1} g_{m8} (R_{X,Y})^2 C_{X,Y}}{C_L}\right) \quad (17)$$

其中 $C_{X,Y} \approx C_{G88} + C_{GB8}$ 为节点 X 和 Y 的寄生电容。

式(17)为考虑了输出主极点和次主极点的近似表达式, 其他的极点由于分布在高频, 对电路的稳定性影响很小。在给定的负载电容和要求的相位裕度的情况下, 式(17)可以帮助估算最大的 $R_{X,Y}$ 。为了保证系统的稳定性, R_1 和 R_2 的阻值 R 要远远小于晶体管的输出电阻 r_o , 局部共模反馈电路的输入电阻 $r_{in} = r_{o3} \parallel r_{o6}$, 其中 $r_{o3} = r_{o3A} = r_{o3B}$, $r_{o6} = r_{o6A} = r_{o6B}$, 因此由式(9)可得出 $R_{X,Y} \approx R_o$ 。

2.2 大信号分析

图 7 中红色的箭头表示了输入电压产生的电流传输路径, 最终会在输出端产生输出电流 I_{out} 。 I_{out} 的表达式由式(13)给出, 其中 I_{cm} 和 I_R 由 I_p 和 I_n 决定。根据 1.2 节的分析, 当输入电压产生大的差分电流的时候, 电流复用电路分流 I_{1A} 和 I_{1B} 的影响会大大降低。因此 $I_p \approx I_{1A}$, $I_n \approx I_{1B}$ 。对于一个大的正向的 V_{id} , 观察式(2)括号中的两项, $\sqrt{2I_{B1}/\beta_1}$ 这一项表示 M_{1A} 在静态时的过驱动电压, 为了实现低功耗, 本电路工作的静态电流 I_{B1} 非常低, 所以 V_{id} 的值远远大于 $\sqrt{2I_{B1}/\beta_1}$, 因此 $I_{1A} \approx (\beta_1/2) V_{id}^2$, 根据 1.1 节的分析可知, 此时 $I_{1B} \approx 0$, 因此可以得到 $I_R = (I_p - I_n)/2 = \beta_1 V_{id}^2/4$, $I_{cm} = (I_p + I_n)/2 = \beta_1 V_{id}^2/4$ 。同理, 对于一个大的反向的 V_{id} , 可以得到 $I_R = (I_p - I_n)/2 = -\beta_1 V_{id}^2/4$, $I_{cm} = (I_p + I_n)/2 = \beta_1 V_{id}^2/4$ 。

综上, 根据式(13), 可以得到输出电流 I_{out} , 从而得到转换速率 SR 的表达式:

$$SR = \frac{I_{out}}{C_L} \approx \pm \frac{\beta_8}{2C_L} \left(\sqrt{\frac{\beta_1 V_{id}^2}{2\beta_7}} + \frac{\beta_1 R}{4} V_{id}^2 \right) \quad (18)$$

通过式(18)可以发现, SR 与 V_{id} 的 4 次方成正

比, 这是由于自适应偏置电路和局部共模反馈电路的输出都会对输入进行平方关系的提升。所以随着 V_{id} 的增加, I_{out} 会迅速增加。SR 还与晶体管的跨导系数 β 有关, 可以通过提高晶体管的宽长比来提升 SR, 但是宽长比的增加会增加节点的寄生电容, 因此在设计电路参数的时候应该折中考虑, 在满足稳定性的前提下, 尽量增大 SR。

3 版图设计和仿真结果

在运算放大器的版图设计中, 对称的晶体管和电阻需要在版图上进行匹配, 本文提出的电路进行了共质心交叉匹配的布局方式并在外围添加了 dummy 晶体管, 同时金属走线也尽量做到了对称, 使得版图对称节点的寄生效应尽量一致。

基于 180 nm CMOS 工艺进行电路以及版图设计, 电路的整体版图如图 8 所示, 包括焊盘的芯片总面积为 $390 \mu m \times 320 \mu m$, 核心面积为 $200 \mu m \times 120 \mu m$, 其中电阻占据了主要的面积。表 1 总结了晶体管的尺寸, 为了获得高的输入范围, M_{10A} 和 M_{10B} 选择了很小的宽长比。电阻 R_1 和 R_2 利用高阻多晶硅层进行制造, 阻值为 $280 k\Omega$ 。电源电压 V_{DD} 为 $2 V$, 偏置电流 I_{B1} 和 I_{B2} 分别为 $1 \mu A$ 和 $0.25 \mu A$ 。

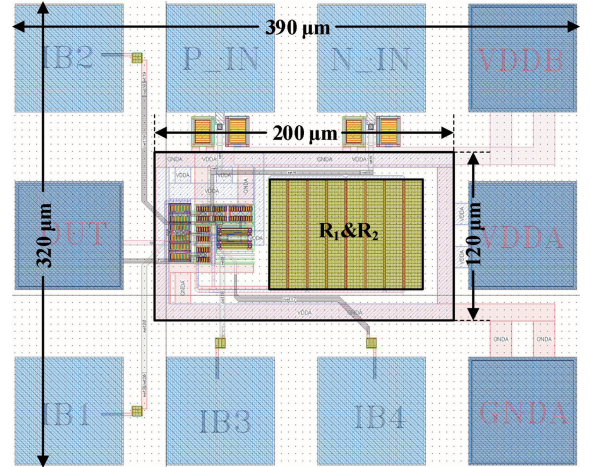


图 8 AB 类运算放大器整体版图

Fig. 8 Layout of proposed class-AB operational amplifier

表 1 晶体管参数

Tab. 1 Transistor parameters

晶体管	$W/\mu m$	$L/\mu m$
$M_{1A,B}, M_{4A,B}, M_{8A,B}$	12	0.3
$M_{5A,B}$	24	0.3
$M_{6A,B}, M_{7A,B}$	6	0.3
$M_{2A,B}, M_{3A,B}, M_{9A,B}$	12	0.3
$M_{10A,B}$	1	18.0

对版图进行寄生参数提取后, 在负载电容 C_L 为 $70 pF$ 的情况下对电路进行后仿真, 总静态电流为

11.5 μA 。放大器的开环频率响应如图 9 和图 10 所示,其中图 9 为前仿真和后仿真的性能对比,前后仿的单位增益带宽积分别 2.53、2.38 MHz。可以发现频率在单位增益带宽积以下时,前后仿的曲线基本重合,频率大于单位增益带宽积时,由于版图的寄生效应,电路引入了额外地寄生极点,因此后仿真的增益和相位相对前仿真都要下降得更快。图 10 为不同工艺角下的性能对比,在 TT、FF 和 SS 三种工艺角下,单位增益带宽积分别为 2.38、2.83、1.96 MHz,

直流增益分别为为 63、61、64 dB,相位裕度分别为 57°、55°、61°。

考虑随机的工艺偏差和器件之间的失配,对电路进行了小信号的蒙特卡洛仿真,采样 500 次,仿真结果如图 11 所示,电路的单位增益带宽积和相位裕度的平均值分别为 2.42 MHz 和 57.66°,标准差分别为 0.2 MHz 和 2.71°,其值与 TT 工艺角下较为接近。仿真结果表明,满足相位裕度的情况下,该电路实现了较高的单位增益带宽积和直流增益。

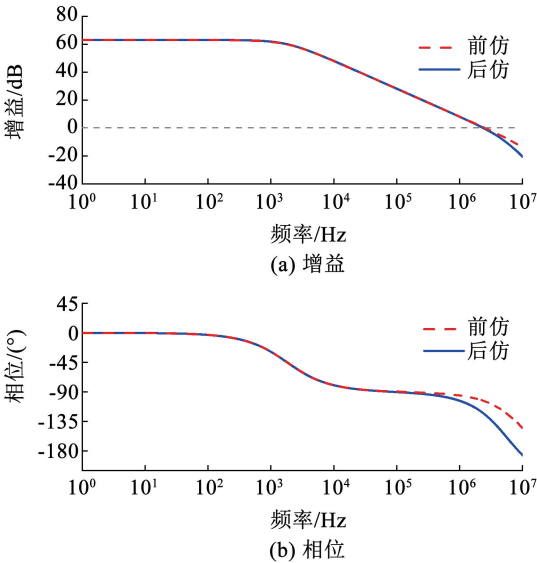


图 9 前后仿真下的开环频率响应

Fig. 9 Open-loop frequency responses in pre-simulation and post-simulation

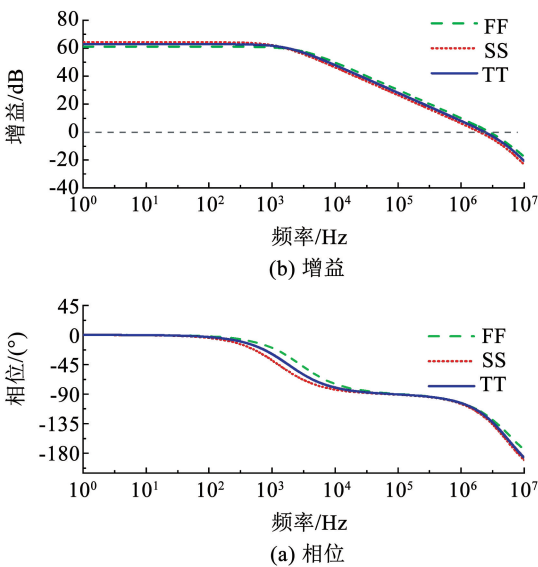


图 10 不同工艺角的开环频率响应

Fig. 10 Open-loop frequency responses of different corners

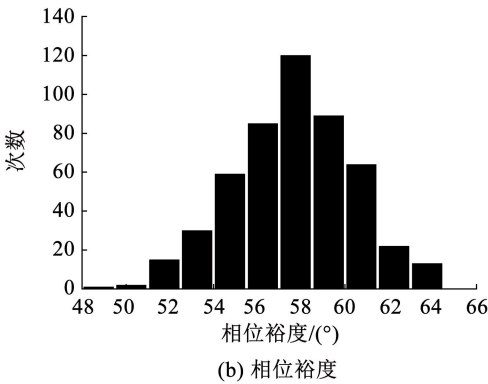
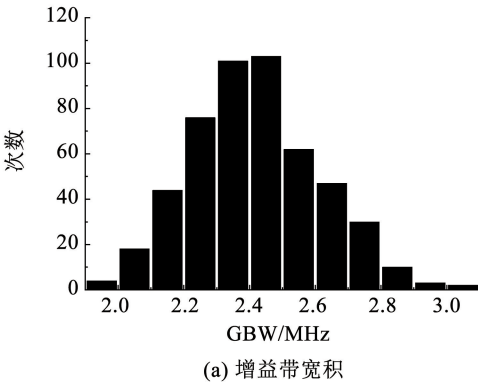


图 11 小信号的蒙特卡洛仿真结果

Fig. 11 Monte Carlo simulation results of small signal

将运算放大器接成单位增益缓冲器来进行大信号特性仿真,图 12 显示了电路的大信号瞬态响应,其中图 12(a) 为前仿真和后仿真的性能对比,输入电压在 0.5 ~ 1.5 V 之间变化,并且变化时间为 1 ns。前仿真和后仿真的输出电压正向转换速率分别为 24.1、23.55 V/ μs ,反向转换速率分别为 -43.95、-31.47 V/ μs 。图 12(b)、12(c) 和 12(d) 分别表示 TT、FF 和 SS 三种工艺角下的大信号瞬态

响应。在 TT、FF 和 SS 三种工艺角下,输出电压的正向转换速率分别为 23.55、25.61、21.59 V/ μs ,反向转换速率分别为 -31.47、-28.61、-34.29 V/ μs 。对电路进行大信号蒙特卡洛仿真,采样 500 次,仿真结果如图 13 所示,电路正负转换速率的平均值分别为 23.51、-31.52 V/ μs ,标准差分别为 0.85、0.7 V/ μs 。仿真结果表明,该电路在功耗较低的情况下获得了较高的转换速率。

表 2 总结了本文提出的电路与当前其它已知的 AB 类放大器在相同工艺节点下的主要性能总结和对比。其中 V_{DD} 为电源电压, C_L 为负载电容, $SR+$ 为正向转换速率, $SR-$ 为负向转换速率, GBW 为增益带宽积。为了定量地比较各个文献中电路的性能, 可以使用下面的品质因数进行比较:

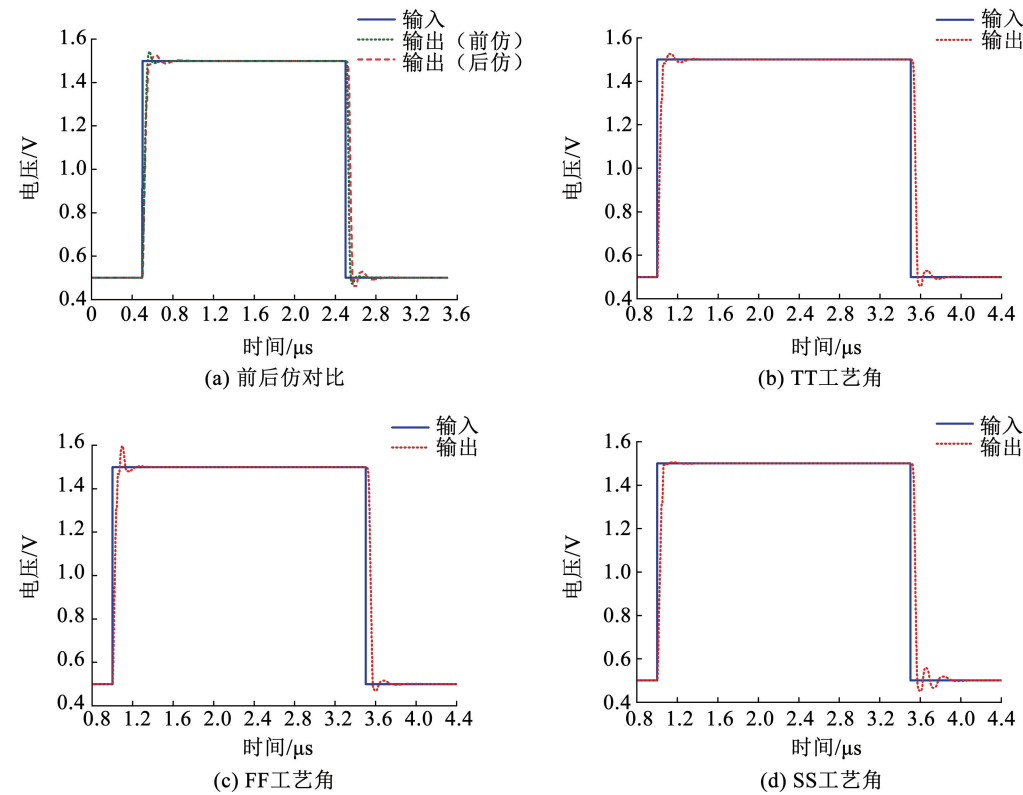


图 12 大信号瞬态响应
Fig. 12 Large-signal transient response

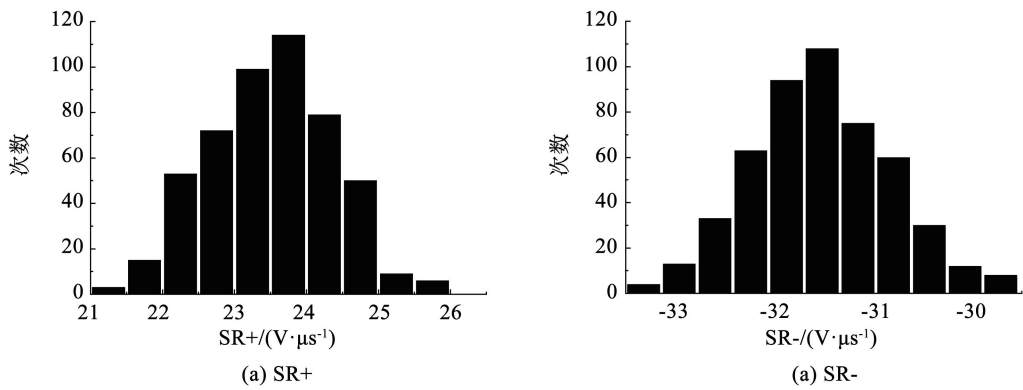


图 13 大信号的蒙特卡洛仿真结果
Fig. 13 Monte Carlo simulation results of large signal

表 2 AB 类运算放大器主要性能对比											
Tab. 2 Main performance comparison of class AB operational amplifiers											
文献	CMOS 工艺	$V_{DD}/$ V	$C_L/$ pF	$SR+ /$ ($V \cdot \mu s^{-1}$)	$SR- /$ ($V \cdot \mu s^{-1}$)	$GBW/$ MHz	直流增益/ dB	相位裕 度/ $(^{\circ})$	功耗/ μW	FOM_L	FOM_S
文献[7]	180 nm	0.8	8	0.14	—	0.049	51	60	1.2	0.93	0.33
文献[8]	180 nm	1.8	200	74.1	—	86.5	72	50	11 900	1.25	1.45
文献[10]	180 nm	1.8	25	31	-28	12.5	90.8	58.4	80	9.22	3.91
文献[12]	180 nm	0.8	130	1.24	-0.826	1.12	102.7	67.8	36	3.73	4.04
本文	180 nm	2.0	70	23.55	-31.47	2.38	63	57	23	83.73	7.24

$$\text{FOM}_L = \text{SR} \frac{C_L}{P} \quad (19)$$

$$\text{FOM}_S = \text{GBW} \frac{C_L}{P} \quad (20)$$

其中 P 表示电路的静态功耗,式(19)反映了电路的大信号性能,式(20)反映了电路的小信号性能。可以发现,本文具有最高的 FOM_S 值和最高的 FOM_L 值。根据式(18),转换速率与静态功耗无关,因此在一定 GBW 的要求下,可以进一步降低静态功耗来获得更高的 FOM_L 值。

4 结 论

1)提出了电流复用电路,并将其与自适应偏置电路和局部共模反馈电路相结合,将差分输入电压产生的差分电流不断放大,最终到达输出端,提高了电路的输出电流,从而提高了转换速率、增益带宽积和直流增益。

2)基于 180 nm CMOS 工艺,对电路进行设计和验证,仿真结果表明所提出的 AB 类运算放大器在低功耗的前提下获得了较好的大信号和小信号性能,在低功耗领域具有较高的应用价值。同时,所提出的 AB 类放大器与近几年提出的 AB 类放大器相比也具有一定的优势,其转换速率和增益带宽积的品质因数都获得了更高的数值。

3)基于差分对管的电流复用技术提出了一种具体的电路实现方式,即复制 FVF 电路的电流,而 FVF 电路反映了输入晶体管电流的变化,因此实现了对差分电流的复用。

参考文献

- [1] WANG Keping, OTIS B, WANG Zhigong. A 580 μW 2.4 GHz ZigBee receiver front end with transformer coupling technique[J]. IEEE Microwave and Wireless Components Letters, 2018, 28(2): 174. DOI: 10.1109/LMWC.2017.2787064
- [2] WANG Keping, QIU Lei, KOO J, et al. Design of 1.8-mW PLL-Free 2.4 GHz receiver utilizing temperature-compensated FBAR resonator[J]. IEEE Journal of Solid-State Circuits, 2018, 53(6): 1628. DOI: 10.1109/JSSC.2018.2801829
- [3] TOLEDO P, CROVETTI P, AIELLO O, et al. Design of digital OTAs with operation down to 0.3 V and nW power for direct harvesting[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2021, 68(9): 3693. DOI: 10.1109/TCSI.2021.3089339
- [4] 张为, 彭彦豪, 齐步坤, 等. 前馈型轨到轨恒跨导恒增益 CMOS 运算放大器[J]. 华中科技大学学报(自然科学版), 2011, 39(1): 19. DOI: 10.13245/j. hust.2011.01.015
ZHANG Wei, PENG Yanhao, QI Bukun, et al. Feedforward rail to rail constant-gm constant gain CMOS operational amplifiers[J]. Journal of Huazhong University of Science and Technology(Natural Science Edition), 2011, 39(1): 19. DOI: 10.13245/j. hust.2011.01.015
- [5] BELOSO-LEGARRA J, CRUZ-BLAS C A D L, LOPEZ-MARTIN A J, et al. Gain-boosted super class AB OTAs based on nested local feedback[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2021, 68(9): 3562. DOI: 10.1109/TCSI.2021.3090154
- [6] 雷鑑铭, 胡北稳, 桂涵姝, 等. 采用新型低成本共模反馈电路的全差分运放设计[J]. 浙江大学学报(工学版), 2013, 47(10): 1777. DOI: 10.3785/j. issn. 1008-973X.2013.10.012
- [7] BERNAL M R V, CELMA S, MEDRANO N, et al. An ultralow-power low-voltage class-AB fully differential OpAmp for long-life autonomous portable equipment[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2012, 59(10): 643. DOI: 10.1109/TCSII.2012.2213361
- [8] SUTULA S, DEI M, TERES L, et al. Variable-mirror amplifier; a new family of process-independent class-AB single-stage OTAs for low-power SC circuits[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2016, 63(8): 1101. DOI: 10.1109/TCSI.2016.2577838
- [9] NADERI M H, PRAKASH S, SILVA-MARTINEZ J. Operational transconductance amplifier with class-B slew-rate boosting for fast high-performance switched-capacitor circuits[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2018, 65(11): 3769. DOI: 10.1109/TCSI.2018.2852273
- [10] POURASHRAF S, RAMIREZ-ANGULO J, LOPEZ-MARTIN A J, et al. A highly efficient composite class-AB-AB miller Op-Amp with high gain and stable from 15 pF up to very large capacitive loads[J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2018, 26(10): 2061. DOI: 10.1109/TVLSI.2018.2830365
- [11] AKBARI M, HASHEMIPOUR O, MORADI F. A high slew rate CMOS OTA with dynamic current boosting paths[C]//2018 IEEE International Symposium on Circuits and Systems. Florence, Italy: IEEE, 2018; 1. DOI: 10.1109/ISCAS.2018.8350926
- [12] WANG Yongqing, ZHANG Qisheng, YU S S, et al. A robust local positive feedback based performance enhancement strategy for non-recycling folded cascode OTA[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2020, 67(9): 2897. DOI: 10.1109/TCSI.2020.2988310
- [13] GARDE M P, LOPEZ-MARTIN A, CARVAJAL R G, et al. Super class-AB recycling folded cascode OTA[J]. IEEE Journal of Solid-State Circuits, 2018, 53(9): 2614. DOI: 10.1109/JSSC.2018.2844371
- [14] LOPEZ-MARTIN A J, GARDE M P, ALGUETA J M, et al. Enhanced single-stage folded cascode OTA suitable for large capacitive loads[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2018, 65(4): 441. DOI: 10.1109/TCSII.2017.2700060
- [15] ASSAD R S, SILVA-MARTINEZ J. The recycling folded cascode: a general enhancement of the folded cascode amplifier[J]. IEEE Journal of Solid-State Circuits, 2009, 44(9): 2535. DOI: 10.1109/JSSC.2009.2024819
- [16] LOPEZ-MARTIN A J, BASWA S, RAMIREZ-ANGULO J, et al. Low-voltage super class AB CMOS OTA cells with very high slew rate and power efficiency[J]. IEEE Journal of Solid-State Circuits, 2005, 40(5): 1068. DOI: 10.1109/JSSC.2005.845977
- [17] GALAN J A, LOPEZ-MARTIN A J, CARVAJAL R G, et al. Super class-AB OTAs with adaptive biasing and dynamic output current scaling[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2007, 54(3): 449. DOI: 10.1109/TCSI.2006.887639
- [18] CARVAJAL R G, RAMIREZ-ANGULO J, LOPEZ-MARTIN A J, et al. The flipped voltage follower: a useful cell for low-voltage low-power circuit design[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2005, 52(7): 1276. DOI: 10.1109/TCSI.2005.851387
- [19] RAMIREZ-ANGULO R, HOLMES M. Simple technique using local CMFB to enhance slew rate and bandwidth of one-stage CMOS op-amps[J]. Electronics Letters, 2002, 38(23): 1409. DOI: 10.1049/el:20020764