一种改进的 PS-LDPC 码构造法

刘宁庆1,王 焜1,孙浩伟2

- (1. 哈尔滨工业大学 通信技术研究所, 150080 哈尔滨, dulubleach@ 126. com;
 - 2. 中国海军驻哈尔滨地区舰船配套军事代表室,150046 哈尔滨)

摘 要:为提高校验矩阵的构造效率,对子矩阵的移位系数的选择提出了合理的理论准则,并提供了一种直观且合理的寻找矩阵中闭合环路的方法以简化构造过程.以 AWGN 信道仿真考察了采用这种改进方法构造的 PS-LDPC 码的译码性能. 仿真结果证明采用此改进算法构造的 PS-LDPC 码具有更优的 BER 性能.

关键词: PS-LDPC 码;移位矩阵;周长;最小距离;闭合环路

中图分类号: TN911

文献标志码: A

文章编号: 0367-6234(2011)03-0029-04

An Improved algorithm for constructing PS-LDPC codes

LIU Ning-qing 1 , WANG Kun 1 , SUN Hao-wei 2

- (1. Institute of Communication Technology, Harbin Institute of Technology, 150080 Harbin, China, dulubleach@ 126. com;
 - $2.\ Military\ Representative\ Office\ of\ PLA\ in\ Harbin\ for\ Naval\ Equipment, 150046\ Harbin\ , China)$

Abstract: Partition-and-Shift codes have been paid much attention in the area of error correction in telecommunication system, because of its ideal girth and min-distance property. An Improved algorithm for constructing PS-LDPC codes is presented to improve constructing efficiency, by employing a precise criterion for choosing the shift parameters in shift matrix and a perspicuous and reasonable method to search for closed paths simply. Finally, the improved PS – LDPC codes are simulated over AWGN channel and a better BER performance is obtained.

Key words: Partition-and-Shift codes; shift matrix; girth; min-distance; closed path

采用和积算法(S-PA)译码的低密度奇偶校验(Low-density Parity-check, LDPC)^[1]码呈现近似 Shannon 极限的误码率特性^[2],被认为是应用于电信领域的下一代差错控制码. 大周长的校验矩阵能够保证大的码字最小距离,提高译码效率并改善 LDPC 码的误码率特性^[3]. 采用 PEG(Progressive Edge – growth)方法可高效地构造大周长校验矩阵^[4-5],却增加了 LDPC 译码器硬件设计的复杂度. 因此构造大周长且易于硬件实现的LDPC 码是目前的研究热点.

逐级构造的思想被广泛的应用于构造 LDPC 码^[6-8]以降低 LDPC 码译码器硬件设计的复杂度. 基于该思想,Jin Lu 等^[9-10]提出了一种以具有不同行(或列)移位系数的单位阵作为各级子矩

阵的 LDPC 码,即 PS-LDPC(Partition-and-Shift LD-PC)码,并证明了处于同一级中的各个子矩阵之间形成闭合环的判决定理,且以该定理为基础提出了可构造任意周长校验矩阵的方法.然而,这种构造算法未提供在移位系数矩阵中寻找闭合环路的复杂过程的详细步骤,且采用判断随机数是否满足 2t 循环定理约束条件的方式筛选各子矩阵的移位系数,未获得最佳移位系数.

为此本文采用两种可行的方法完成矩阵中找闭合环路的过程;并详细的分析了子矩阵移位系数的选择与可能形成的闭合环之间的关系,为PS-LDPC 码各子矩阵的移位系数的筛选提供了详细的判断准则,有利于构造具有更大周长的 PS-LDPC 校验矩阵. 基于上述方法构造的 PS-LDPC 译码器比传统构造法构造的 PS-LDPC 码获得了更高的译码性能.

1 相关工作

PS-LDPC 码的基本原理[9] 如图 1 所示. 1 种 LDPC 码可以由其 Tanner 图描述, V_c 表示所有 m个校验节点的集合, V_n 表示所有 n 个信息节点的 集合. 可将 V_c 和 V_b 分别划分成 N_b 和 N_c 个大小均 为 p 的子矩阵, 其中 $m = N_c \cdot p$, $n = N_b \cdot p$, 且 $N_c \ge j, N_b \ge k, j, k$ 分别表示校验矩阵的最大列重 和行重. 每个子矩阵中的元素被索引在0~p-1 之间;在第 α 个校验节点子矩阵中的第X。个校验 节点在 Tanner 图中与第β个信息节点子矩阵中第 $X_{\rm b}$ 个信息节点连接,且有 $X_{\rm b}=X_{\rm c}\overset{p}{\oplus}S_{\alpha,\beta}$,其中 $0 \leq S_{\alpha,\beta} \leq p-1$, $\overset{p}{\oplus}$ 表示模为p的加法运算. 以这 种形式表示的 LDPC 码为准循环 LDPC 码的一 种. 如将校验矩阵 H 划分成 $N_c \times N_b$ 个大小为 $p \times$ p 的子矩阵,每个子矩阵均为单位矩阵或其循环 移动矩阵,则校验矩阵 H 可由这些子矩阵的移位 系数 $S_{\alpha,\beta}$ 表示,即移位矩阵 $S = [S_{\alpha,\beta}]$. 一个(20, 3,4)的校验矩阵的 Tanner 图及其移位矩阵 S 如 图 1 所示.

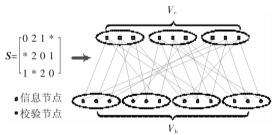


图 1 (20,3,4) 校验矩阵的移位矩阵 S 及 Tanner 图 图中 S 中的" * "代表零矩阵所对应的系数.

文献[9]提出的 2t 循环定理指出如果一个校验矩阵 H 的移位矩阵 S 中一个长度为 2t 的闭合环路上的顶点 $S_{\alpha 1,\beta 1}$, $S_{\alpha 2,\beta 2}$, \cdots , $S_{\alpha 2 t,\beta 2 t}$ 满足

$$\bigoplus_{i=1}^{2i} (-1)^{i+1} S_{\alpha_i,\beta_i} = 0,$$

则这个循环移动矩阵 S 对应的校验矩阵中将沿着这个闭合环路形成长度为 2t 闭合环路. PS-LDPC 码循环移动矩阵 S 的构造即通过考察各个长度为 2t' 的闭合环路是否满足 2t 循环定理来避免循环的产生(此处及后文所指的满足 2t 循环定理均指 $\bigoplus_{i=1}^{2t} (-1)^{i+1} S_{\alpha i,\beta i} \neq 0$,即不会构成长度为 2t 的循环). 文献[10] 中详尽的描述了校验矩阵的构造法则,本文不予赘述.

2 移位系数的选择

文献[10]提出的获取 PS-LDPC 码校验矩阵 H中子矩阵的移位系数的方法是合理的,但构造效率可进一步提高.下面提出一种改进的确定某

子矩阵的移位系数的方法. 如图 2 所示的 4 个 6 × 6 的单位矩阵的循环移动矩阵,根据 2t 循环定理规定的运算准则可知:

$$S_{1,1} \stackrel{p}{\oplus} (-S_{1,2}) \stackrel{p}{\oplus} S_{2,2} \stackrel{p}{\oplus} (-S_{2,1}) =$$

$$5 \stackrel{p}{\oplus} (-3) \stackrel{p}{\oplus} 4 \stackrel{p}{\oplus} (-2) = 4 \longrightarrow \text{mod}(4,6) \neq 0.$$

故由这 4 个移位系数组成的长为 4 的闭合环路在监督矩阵中不会形成长为 4 的循环. 然而,由图可知这 4 个移位系数对应的子矩阵可形成长为12 的环. 此时的循环路径以 2t 循环定理的运算准则可表示为

$$S_{1,1} \stackrel{p}{\oplus} (-S_{1,2}) \stackrel{p}{\oplus} S_{2,2} \stackrel{p}{\oplus} (-S_{2,1}) \stackrel{p}{\oplus}$$

$$S_{1,1} \stackrel{p}{\oplus} (-S_{1,2}) \stackrel{p}{\oplus} S_{2,2} \stackrel{p}{\oplus} (-S_{2,1}) \stackrel{p}{\oplus} S_{1,1} \stackrel{p}{\oplus}$$

$$(-S_{1,2}) \stackrel{p}{\oplus} S_{2,2} \stackrel{p}{\oplus} (-S_{2,1}) = 12 \longrightarrow \text{mod}(12,6) = 0$$
 本文将不重复的闭合环路形成上的环称为一次环,而在多次重复的闭合环路上形成的环称为多

次环. 对于 $p \neq 1$ 的 PS-LDPC 类码, 多次环的形成

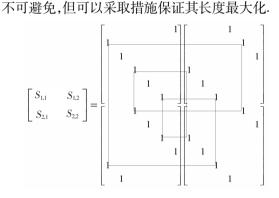


图 2 长为 4×3 的循环示例

考察类似情况,可得到如下结论:满足2t循环定理的闭合环路(长度为2t)上的顶点(不同的移位系数),形成长为L的闭合环路,其中

$$L = 2t \times \frac{p}{\phi(p,sum_p(ls_{2\iota}))}.$$

式中: p 为每个子矩阵的行/列数; $\phi(x,y)$ 表示 x 和 y 的最大公约数;

$$sum_{p}(ls_{2t}) = S_{\alpha_{1},\beta_{1}} \stackrel{p}{\oplus} (-S_{\alpha_{2},\beta_{2}}) \stackrel{p}{\oplus} \cdots \stackrel{p}{\oplus}$$
$$(-S_{\alpha_{2t},\beta_{2t}}) = \stackrel{p}{\oplus}_{i=1}^{2t} (-1)^{i+1} S_{\alpha_{i},\beta_{i}}.$$

因此在规定某个子矩阵的移位系数时,应尽量选择可使 $sum_p(ls_{2t})$ 与 p 的最大公约数较小的移位系数. 当 $sum_p(ls_{2t}) = p/2$ 时为最不利的情况,此时循环的长度为 4t. 然而采用文献[10]的构造方法构造 PS-LDPC 码的校验矩阵时,可缩减一次判断移位系数是否满足 4t 长度闭合环路上的 2t 循环定理的过程.

基于上述思想,改进文献[10]中提出的移位

矩阵的构造方法. 以周长为g 的校验矩阵 H 作为基底产生矩阵,构造 PS-LDPC 码校验矩阵的移位矩阵 S 的改进方法如改进算法 1 所述.

改进算法 1 以周长为 g 的校验矩阵为基底矩阵构造移位系数矩阵 S.

初始化:预设所有 $S_{0,j}$ 和 $S_{i,0}$ 值(基底中的"*"元素除外),剩余 N_R 个元素可按以下步骤自左至右的顺序获得

 $r \leftarrow 1$.

步骤 a:

$$S_r \leftarrow 0 \sim p - 1$$
,

for
$$t = \frac{g}{2}$$
 to $t = \frac{g_c}{2} - 1$ do

对于所有通过 S,的长度为 2t 的闭合环路上的元素,do

$$\begin{aligned} sum_{_{p}}(ls_{2t}) &= \bigoplus_{i=1}^{2t} (-1)^{i+1} S_{\alpha_{i},\beta_{i}}, \\ L_{_{t}} &= p/\phi(sum_{_{p}}(ls_{2t})), \end{aligned}$$

end for

选择 L_i 的最小值 $\min(L_i)$, do

$$L_{\min} = 2t \cdot \min(L_t)$$

end for

得到 $t=g/2\sim g_c/2-1$ 下的所有 $L_{\min}=\min(L_{\min})$,并选择使 L_{\min} 最大化的 S_r 值 if $r< N_R$ then

r←r + 1, 返回步骤 a

else

应用得到的移位系数矩阵构造校验矩阵 H end if

这种改进构造方法保证了每确定 1 个子矩阵的移位系数时,使经过该子矩阵的循环的长度最大化. 其中 L_{\min} 表示起始且终止于 S, 的所有长为 2t' 的闭合环路形成的最短的循环长度,亦即 S, 取某个值时,在终始于它的所有 2t' 长的闭合环路上出现的最不理想情况; L_{\min} 则表示在长度从 g 到 g_e -2 的所有闭合环路上出现的最不理想情况(最短循环);选取最大 L_{\min} 对应的值为 S, 保证最短循环长度的最大化. 每添加 1 个 S, 记录这个 S, 对应的最大 L_{\min} (记为 $\max(L_{\min})$),构造完毕所得校验矩阵的周长 g' 即为最小的 $\max(L_{\min})$. 若需要再下一级构造,则以此次构造的校验矩阵作为下一级的移位矩阵,并以 g' 为起始考察的闭合环路长度,至需要的周长,按改进的方法在原校验矩阵"1"的位置添加最优的 S, 值.

这种改进构造法则使得构造过程更有目的性,避免了 $t'=r\cdot t$ 时出现的 $sum_p(ls_{2t})\neq 0$ 而 $sum_p(ls_{2t'})=0$ 的情况,因而避免重新选择 S_r 的需

要. 因此,改进的构造法无论从校验矩阵的译码性能亦或构造效率上都有明显的进步.

此外,可采用不同的方法构造未指定周长的最上级矩阵(PS-LDPC 码中可理解为未添加移位系数 $S_{\alpha,\beta}$ 前的基底移位矩阵 S),如以上提出的PS-LDPC 码改进构造法或 PEG 构造法. PEG 方法构造的矩阵具有更优的周长特性,因此最上级矩阵可以采用 PEG 矩阵. 参照第 3 部分介绍的寻找定长的闭合环的方法,可获取此最上级矩阵的周长 g,再根据上面提出的构造法完成周长至少为 g_s 的校验矩阵的构造.

3 闭合环路查找方法

在矩阵中寻找闭合环路是繁琐的过程,本文提出一种直观的寻找长为2t闭合环路的方法,通过改变某些参数,可寻找矩阵中经过某节点的不同历经范围内的闭合环路.

设 $h_{i,j}$ 为大小为 $m \times n$ 的矩阵 H 中的元素,欲寻找历经 H 矩阵的所有经过 $h_{i,j}$ 且长为 2t 的闭合环路,可用 1 个2t 元矢量 C_p 表示长为 2t 的闭合环路的边轨迹. C_p 的偶数元表示 Tanner 图中连接到同一个校验节点的 2 个信息节点作为闭合环路的 2 个顶点时,这 2 个信息节点的列数差; C_p 的奇数元表示 Tanner 图中连接到同 1 个信息节点的两个校验节点作为闭合环路的 2 个顶点时,这 2 个校验节点的行数差. 因此 C_p 的每一元表示了闭合环路的 1 条边历经的行数或列数. 图 3 为 6 元矢量 C_p 的示意图.

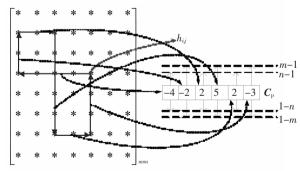


图 3 长为 6 的闭合环路及 6 元矢量 C_P 示例

此外对于历经矩阵 H 的闭合环路,以上对 C_P 各元参数的限制应与 H 的尺寸相关,不超出 H 的行列范围,故另加限制条件如下:

- 1) 偶数元取值范围为 $(1-n,-1) \cup (1,n-1)$, 奇数元取值范围为 $(1-m,-1) \cup (1,m-1)$;
 - 2) 对于任意偶数 x < 2t,且 k 为偶数有

$$1 - i \leqslant \sum_{k=2}^{x} C_{p}[k] \leqslant n - i.$$

3) 对于任意奇数 y < 2t,且 k 为奇数有

$$1 - j \leqslant \sum_{k=1}^{y} C_{p}[k] \leqslant m - j.$$

4) 对于 k 为奇数或偶数,均有

$$\sum_{k=1}^{2t} \boldsymbol{C}_{\mathrm{p}}[k] = 0.$$

经以上限制条件,可保证长度为 2t 的闭合环路历经 H 且终始于 h_{i_0,j_0} . 闭合环路上的顶点可表示为 h_{i_z,j_z} , $z(1 \le z \le t)$ 表示自 h_{i_0,j_0} 后历经的第 z 个顶点. 对于 $h_{i,j}$ 不全为 1 的情况,需考察 h_{i_z,j_z} 是 否为 0, h_{i_z,j_z} 是 0 则舍弃该 C_P .

当 z 为奇数时,
$$i_z = i_0 + \sum C_P[k]$$
, $(k = 1,3, \dots, z)$; $j_z = j_0 + \sum C_P[k]$, $(k = 2,4, \dots, z-1)$.

当 z 为偶数时, $i_z = i_0 + \sum_{z \in \mathbb{Z}} C_{P}[k]$, (k = 1,3,

$$\cdots, z-1$$
); $j_z = j_0 + \sum C_P[k], k = 2, 4, \cdots, z.$

通过考察限制条件1) ~ 4) 获得的满足条件的矢量 C_P 即为欲寻找的闭合环路起始于 $h_{i,j}$ 的边轨迹,进而获得闭合环路上的元素.

4 性能仿真

分别以改进构造算法和文献[10]提出的传统构造法 (g > 8) 构造一列重 $1 \le j \le 3$,行重 $7 \le k \le 9$ 的,1 200 × 3 600 的非规则 PS-LDPC 码. 仿真考查不同的信噪比下通过 AWGN 信道时这 2种码的误比特率(BER). 仿真结果如图 5 所示.

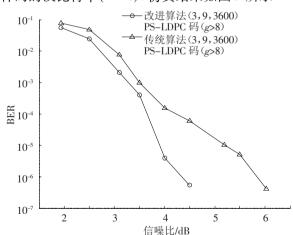


图 4 AWGN 信道下的 BER 性能比较

由图 4 的仿真结果可知,改进构造法构造的 PS-LDPC 码具有更优的译码性能,为 4.5 dB 信噪比时的译码性能可媲美传统 PS-LDPC 码 $E_{\rm b}/N_{\rm o}$ (信噪比)在 5.5 dB 以上时的译码性能.这也说明这样的校验矩阵 H 具有更大的周长和码字最小距离.

5 结 论

本文通过对传统 PS-LDPC 码构造算法的分

析,发现了传统构造算法在计算效率上的不足.并 针对这个问题提出了改进算法.此外,本文介绍了 一种在监督矩阵中查找闭合环路的方法,确保改 进的构造算法可高效实现.最后通过对改进算法 构造的 PS-LDPC 码的误码率特性仿真可知:

- 1) 改进的 PS-LDPC 码构造算法改善了校验 矩阵的周长特性;
 - 2) 改进算法提高了校验矩阵的构造效率;
 - 3) AWGN 信道下 BER 性能更优.

此外本文提出的闭合环寻找方法可应用在其他 LDPC 校验矩阵的构造算法中.

参考文献:

- [1] GALLAGER R. Low-density parity-check codes [J].
 IEEE Transactions on Information Theory, 1962, 8
 (1): 21 28.
- [2] MACKAY D J C. Good error-correcting codes based on very sparse matrices [J]. IEEE Transactions on Information Theory, 1999, 45(2): 399-431.
- [3] MACKAY D J C, NEAL R M. Near shannon limit performance of low density parity check codes [J]. Electronics Letters, 1997, 33(6): 457-458.
- [4] HU X Y, ELEFTHERIOU E, ARNOLD D M. Progressive edge-growth Tanner graphs [C]//IEEE Global Telecommunications Conference, 2001. GLOBECOM 01: IEEE. Piscataway:IEEE, 2001, 2 (25-29):995-1001.
- [5] HU X Y, ELEFTHERIOU E, ARNOLD D M. Regular and irregular progressive edge-growth tanner graphs [J]. IEEE Transactions on Information Theory, 2005, 51(1): 386 – 398.
- [6] ZHANG Tong, PARHI K K. An FPGA implementation of (3,6) regular low density-parity check-code decoder [J]. EURASIP Journal on Applied Signal Processing, 2003,6:530-542.
- [7] LIAO E, ENGLING Y, NIKOLIC B. Low-density parity-check code constructions for hardware implementation [C]//IEEE International Conference on Communications. Piscata way:IEEE, 2004, 5: 2573 2577.
- [8] LI Z W, VIJAYA KUMAR B V K. A class of good quasi-cyclic low-density parity check codes based on progressive edge growth graph [J]. IEEE Commun Lett, 2004, 2:1990 1994.
- [9] LU J, MOURA J M F. Partition-and-Shift LDPC Codes
 [J]. IEEE Transactons on Magnetics, 2005,41(10):
 2977 2979.
- [10] LU J, MOURA J M F. Structured LDPC codes for highdensity recording: Large girth and low error floor [J]. IEEE Transactions on Magnetics, 2006, 42(2): 208 – 213. (编辑 张 宏)