

DOI:10.11918/j.issn.0367-6234.201604085

一种 CMOS 高阶曲率补偿的带隙基准源电路的设计

李树镇,冯全源

(西南交通大学 微电子研究所,成都 611756)

摘 要:为解决传统 CMOS 带隙基准电压源的温度系数较高的问题,采用高阶曲率补偿方法,提出了一种新型的带隙基准电压源,这种基准电压源的结构简单同时具有良好耗能性能,并且基准电压的温度系数得到一定的优化.利用 NMOS 管工作在亚阈值区域时漏电流和栅源电压的非线性特性,通过引入与基准电压温度系数成相反趋势的高阶补偿电流,降低基准电压的温度系数,以较少的硬件消耗为代价大幅提高了其温度特性,最后推导出补偿后的基准电压的计算公式.基于 0.18 μm BCD 工艺进行仿真,结果表明:在 $-40^{\circ}\text{C}\sim 150^{\circ}\text{C}$ 温度范围内,基准电压的温度系数为 6.94×10^{-6} ;电源电压 V_{DD} 在 2.5~5.0 V 范围内,线性调整率为 0.033%,电路在 5 V 电源电压为下工作电流为 7.36 μA ;在典型工艺下(TT),电源抑制比(PSRR)为 77.4 dB.基准电压的温度特性的理论分析结果与仿真结果吻合较好,通过高阶补偿后,带隙基准电压源表现出优良的性能,满足了带隙基准源的低功耗和低温漂的设计要求.

关键词:带隙基准;高阶曲率补偿;低功耗;高精度;温度系数

中图分类号: TN433 **文献标志码:** A **文章编号:** 0367-6234(2017)10-0095-05

Design of a CMOS bandgap reference circuit with high order curvature compensation

LI Shuzhen, FENG Quanyuan

(Institute of Microelectronics, Southwest Jiaotong University, Chengdu 611756, China)

Abstract: A bandgap reference is designed with high order curvature compensation method, which has advantages of simple structure, good energy dissipation capacity and an optimized temperature coefficient of the reference voltage. Taking advantage of the nonlinear characteristics between leakage current and gate-source voltage when NMOS is working in the sub-threshold region, the proposed method decreases the temperature coefficient of reference voltage by introducing a high order curvature compensation current of which the temperature coefficient is contrary to reference. The formula of the compensated reference voltage is derived. Based on the 0.18 μm BCD process, the simulation results show that temperature coefficient of reference is 6.94×10^{-6} in the temperature range of $-40^{\circ}\text{C}\sim 150^{\circ}\text{C}$, linear regulation rate is 0.033% in the supply voltage V_{DD} range of 2.5~5.0 V, the supply current is 7.36 μA with 5V power supply, the power supply rejection ratio(PSRR) is 77.4 dB at the Typical corner (TT). The theoretical analysis results of reference agree well with the simulated results. The bandgap reference voltage source shows excellent performance via the high order compensation, which satisfies the requirement of low power consumption and low temperature drift in bandgap reference designing.

Keywords: bandgap reference; high order curvature compensation; low power consumption; high-precision performance; temperature coefficient

随着集成电路、信号与系统和功率转换器等的高速发展,带隙基准源在模拟和数字电路中起到了重要的作用^[1-3],例如在 AD 转换器和 DRAMs 中的应用.一般数据转换器工作的温度范围是 $-40^{\circ}\text{C}\sim 125^{\circ}\text{C}$,12 位编码器的温度系数为 240×10^{-6} 和 16 位编码器温度系数为 12×10^{-6} .由于带隙基准电压几乎不受温度和电源电压变化的影响^[4-6],系统的精度

和抗干扰能力直接受基准电压的性能的影响,高性能的基准电压已成为电力、电子行业中关键技术之一.文献[7-8]介绍了几种带隙基准电压源,文献[7]提出的带隙基准源结构,利用 MOSFETs 工作在弱反型区产生的正负温度系数的电压相加得到的基准电压,虽然该结构可以减小功耗,但是由于 MOSFETs 工作在弱反型区漏极电流是温度函数.当温度变化时,基准电压温漂大,不能达到高精度的目的.文献[8]中提出的一种传统的带隙基准电压源,虽然通过增加三极管发射极面积减小运放的输入失调电压,但是该结构精度低温漂大.

由于传统的基准电压精度低和功耗大等缺点,本文基于传统带隙基准结构的基础上,首次提出了

收稿日期:2016-04-16

基金项目:国家自然科学基金重点项目(61531016);国家自然科学基金面上项目(61271090);四川省科技支撑计划项目(2015GZ0103)

作者简介:李树镇(1990—),男,硕士研究生;
冯全源(1963—),男,教授,博士生导师

通信作者:冯全源,fengquanyuan@163.com

一种分段高阶曲率补偿的带隙基准电压源,利用工作在不同电流密度下的三极管的基极—发射极的压差作用在 MOSFET 的源—漏极,在 MOSFET 中产生具有温度特性电流,叠加到基准源上进行高阶补偿,实现低功耗、低温漂以及较低的线性调整率。

1 带隙基准的基本原理分析

1.1 带隙基准的基本原理分析

传统带隙基准电压源基本原理如图 1 所示,由于三极管的基极—发射极电压 V_{BE} 的温度系数为 $-1.5 \text{ mV}/^\circ\text{C}$,而热电压 $V_T (=kT/q)$ 温度系数为 $+0.085 \text{ mV}/^\circ\text{C}$. 其中 k 是 Boltzmann 常数 ($1.38 \times 10^{-23} \text{ J/K}$), T 是绝对温度, q 是电子电荷量 ($1.6 \times 10^{-19} \text{ J}$)^[9]. 如果将具有正温度系数 (PTAT) 的电压 V_T 和具有负温度系数 (CTAT) 的电压 V_{BE} 相加,理论上可以得到与温度无关的基准电压,就可以抑制温度变化的影响^[10-11].

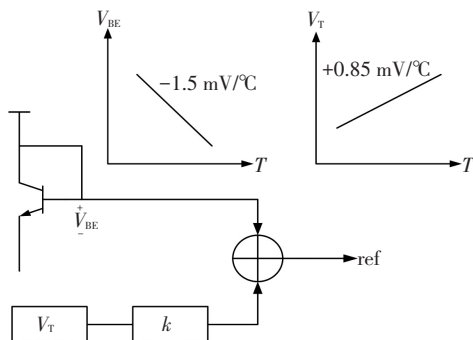


图 1 带隙基准的基本原理

Fig.1 Basic principle of bandgap reference

如果正温度系数电压按一定比例加上负温度系数电压,那么基准电压 V_{ref} 可以表示为

$$V_{ref} = V_{BE} + KV_T,$$

式中 K 为比例因子,那么基准电压的温度函数可以表示为

$$\partial V_{ref} / \partial T = \partial V_{BE} / \partial T + K \partial V_T / \partial T.$$

只要合理的设置 K 值大小,理论上就可以得到零温度系数的带隙基准电压.但是传统结构的基准电压精度低温漂大,不能满足当今系统的设计要求,所以必须对带隙基准电压源进行温度补偿。

1.2 分段高阶曲率补偿原理

由于传统的带隙基准源的温度特性曲线只有一个极值点,提高带隙基准电压精度的有效方法是使带隙基准电压的温度特性曲线具有多个极值点,而不是只有一个峰值或谷值.想要获得高精度的基准电压源,必须需要高阶的温度曲率补偿^[12-13].一阶温度补偿仅仅可以补偿温度 T 的一次项,而仅仅通过传统的补偿技术不能达到基准电压的高阶温度曲率补偿,就不能获得高精度的带隙基准源。

如图 2 所示是利用补偿技术得到的带隙基准源的温度特性曲线.采用合适的补偿方法,在低温或者高温区域引入与基准电压的温度特性曲线呈相反趋势的补偿电流,使温度特性曲线在低温或高温区域产生新的极点。

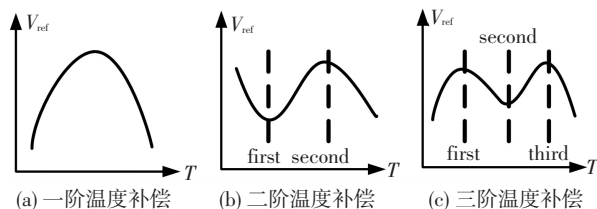


图 2 高阶补偿的基本原理

Fig.2 The basic principle of high order compensation

高阶补偿技术可以抵消温度 T 的高次项,通过高阶补偿可以得到高精度的基准电压源.理论上最好的方法是利用有 $T \ln T$ 的函数去补偿 V_{BE} 的高阶非线性项,而 $T \ln T$ 函数在实际中很难获得,一般用近似的方法得到 $T \ln T$ 的函数,一般情况下是以 $T \ln [T/V_{ref}]$ 的函数实现, $T \ln [T/V_{ref}]$ 补偿技术如图 2 所示, V_{ref_first} (second/third) 是补偿的最优点, $T \ln [T/V_{ref}]$ 可以准确的抵消 V_{BE} 的非线性项,如果补偿电压值电压大于或者小于 V_{ref_first} (second/third),将会出现补偿不够或者补偿过度,基准电压不能得到精确的补偿.只有选择合适的补偿电压,基准电压才能具有低的温度系数。

选择三极管是因为它有很好的温度特性^[14],三极管的基极—发射极电压 V_{BE} 可以表示为

$$V_{BE}(T) = V_{C0}(T_0) - [V_{C0}(T_0) - V_{BE}(T_0)]T/T_0 - (\eta - \zeta)V_T \ln(T/T_0).$$

式中: $V_{C0}(T_0)$ 为温度在 T 时的带隙基准电压; $V_{BE}(T_0)$ 为 BJT 管在温度 T_0 时基极—发射极的压降; η 为与温度无关而与工艺相关的常数; ζ 为集电极电流随温度变化的指数; $[V_{C0}(T_0) - V_{BE}(T_0)]T/T_0$ 为与温度相关的一次相; $(\eta - \zeta)V_T \ln(T/T_0)$ 为高阶非线性相.在 T_0 时刻将 $V_T \ln(T/T_0)$ 泰勒展开得到:

$$V_T \ln\left(\frac{T}{T_0}\right) = \frac{k}{q} T \left[\left(\frac{T}{T_0} - 1 \right) - \frac{1}{2} \times \left(\frac{T}{T_0} - 1 \right)^2 + \frac{1}{3} \times \left(\frac{T}{T_0} - 1 \right)^3 \right]. \quad (1)$$

基于这一原理提出了如图 3 所示的高阶曲率补偿的带隙基准电压源。

2 新型的带隙基准电压源设计

本文提出的高阶曲率补偿带隙基准电压源由 3 个部分组成,分别为启动电路、带隙基准核心电路和补偿电路。

2.1 启动电路

启动电路是带隙基准电压源中不可缺少的,作用在于使带隙基准电路脱零工作点状态。如图 3 所示,启动电路由 $NM_1 \sim NM_6$ 、 R_1 、 R_2 和 C_0 组成。其中 $NM_1 \sim NM_4$ 构成二极管的连接方式,上电阶段, $NM_1 \sim NM_4$ 处于线性工作区,随着电源电压的升高, NM_5 的栅极电压逐迅速升高而导通,电源电压通过 NM_5 向基准注入电流,基准电路开始启动。启动完成后,随着基准电压的升高, NM_6 会把 A 点拉低而关闭 NM_5 ,基准启动结束。

2.2 基准核心电路

本文设计基准产生电路如图 3 所示,带隙基准的运算放大器是由 Q_3 、 Q_4 、 R_3 、 PM_7 和 PM_8 组成,电路中的运放不需要额外的偏置电流源,可以减小基准的功耗,主要思想是利用反函数技术——跨导 g_{mr}

和互阻 g_{mc} 的函数,因为 $\Delta V_{BE} = (V_{BE2} - V_{BE1}) g_{mr} \cdot (g_{mc} \cdot \Delta V_{BE}) = M \Delta V_{BE} \cdot g_{mc} \cdot \Delta V_{BE}$ 可能产生非线性电流,跨导 g_{mr} 可以抵消非线性电流并且产生需要的增益 M 。带隙基准的核心是由 $R_5 \sim R_9$ 、 Q_1 和 Q_2 组成,差分的两个输入端分解接在 Q_1 的集电极和 Q_2 的集电极,钳制 X 点和 Y 点的压差相等,三极管 Q_1 和 Q_2 的组成一种复合管的连接方式, Q_1 与 Q_2 的基极—射极的压差 ΔV_{BE} 作用在电阻 R_7 上,产生正温度系数电流,由于电阻 $R_6 = R_7$,所以流过 R_6 和 R_7 的电流相等。设 Q_1 和 Q_2 的电流密度之比为 $n : 1$ 。基准电压 V_{ref} 可以表示为

$$V_{ref} = V_{BE2} + \frac{2V_T \ln n}{R_8} (R_5 + R_8 + R_9).$$

电路中 NM_{10} 接成源跟随器的形式,大幅度减小其输出阻抗,它为基准核心提供所需电流。

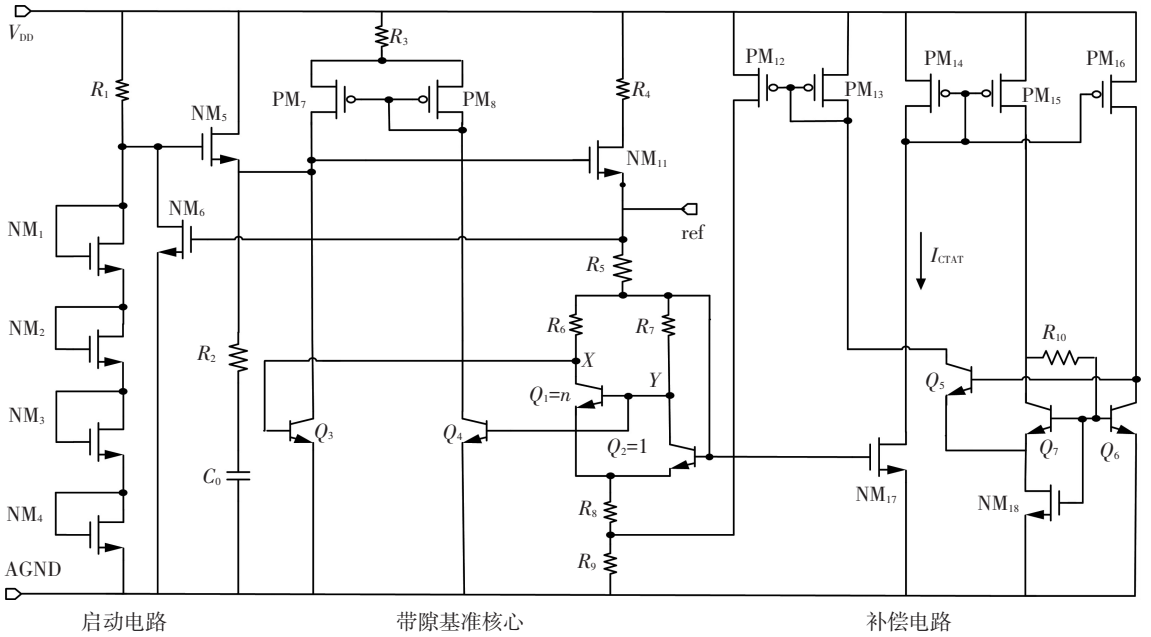


图 3 采用高阶曲率补偿方法设计的带隙基准电压源

Fig.3 The proposed bandgap reference with high order curvature compensated method

2.3 补偿电路

本文提出的高阶补偿电路如图 3 所示,由 $Q_5 \sim Q_7$ 、 $PM_{12} \sim PM_{16}$ 、 NM_{17} 、 NM_{18} 和 R_{10} 组成,主要机理是随着温度的升高, Q_2 基极的负温度系数电压作用在 NM_{17} 的栅极,产生 CTAT 电流,根据 MOS 管的特性可知, NM_{17} 的漏极电流 I_{CTAT} 可表示为

$$I_{CTAT} = \frac{1}{2} S \frac{W}{L_{(NM17)}} \left(V_{BE} + \frac{V_T \ln n}{R_5} (R_7 + R_8) - V_{TH} \right)^2, \quad (2)$$

式中 S 为工艺常数。 $PM_{14} \sim PM_{16}$ 组成电流镜结构, PM_{15} 和 PM_{16} 的漏极电流可以表示为 $I_{PM15} = \alpha I_{PM14}$, $I_{PM16} = \beta I_{PM14}$, 其中 $\alpha = W_{L(PM15)} / W_{L(PM14)}$, $\beta = W_{L(PM16)} / W_{L(PM14)}$ 。

由于 Q_6 和 Q_7 的有效发射截面积比为 $M : 1$, 两者

基极—射极的压差作用在 NM_{18} 的漏极和源级,驱使 NM_{18} 工作在线性区。 NM_{18} 的漏极电流 I_{NM18} 可表示为

$$I_{NM18} = \frac{1}{2} S \frac{W}{L_{(NM18)}} (V_{BE} - V_{TH})^2 \cdot \left(1 + \lambda V_T \ln \left(M \frac{\alpha}{\beta} \right) \right). \quad (3)$$

由于 MOSFET 的阈值电压 V_{TH} 与温度成线性关系,可以表示成

$$V_{TH}(T) = V_{TH}(T_0) - \mu(T - T_0). \quad (4)$$

根据基尔霍夫定律 (KCL) 可知,结合式 (1), 式 (2) ~ (4) 展开, 三极管 Q_5 的集电极电流 I_{CQ5} 可表示为

$$I_{CQ5} \approx I_{NM18} - \alpha I_{CTAT} = -aT^4 + bT^3 + cT^2 - dT - eT_1, \quad (5)$$

其中:

$$a = S \frac{W}{L} \cdot \frac{k}{q^2} \cdot \frac{(\eta - \zeta)}{T_0} [k(V_{G0}(T_0) + V_{BE}(T_0)) + \mu],$$

$$b = s \frac{W}{L} \cdot \frac{k}{q} \cdot \left[\lambda \mu \ln \left(M \frac{\alpha}{\beta} \right) + \frac{2k}{qT_0} - \lambda \ln \left(M \frac{\alpha}{\beta} \right) (V_{G0}(T_0) - V_{BE}(T_0)) \right],$$

$$c = S \frac{W}{L} \cdot \frac{k}{q} \cdot \frac{\ln N(R_7 + R_8)}{R_5} \cdot (V_{G0}(T_0) - V_{BE}(T_0) + \mu T_0),$$

$$d \approx \frac{1}{2} S \frac{W}{L} \cdot \frac{k}{q} \left[2 \frac{R_7 + R_8}{R_5} (V_{G0} \cdot \ln N + \ln N \cdot \mu T_0) - (V_{G0} - V_{TH0} + \mu T_0)^2 \cdot \lambda \ln M \frac{\alpha}{\beta} \right],$$

$$e \approx \frac{1}{2} S \frac{W}{L} \cdot (V_{G0} - V_{TH0} + \mu T_0)^2 \left(1 - \ln \left(M \frac{\alpha}{\beta} \right) \right).$$

式中: μ 为阈值电压的温度相关系数; V_{TH0} 为 MOSFET 的衬底和源极电压的差值为零时的阈值电压. 由此可以得出 a 、 b 、 c 、 d 和 e 是与温度无关的常数. 根据式(2)、(3)可知, I_{CTAT} 和 I_{NM18} 都是负温度系数的电流, 而 I_{NM18} 的比例系数大于 I_{CTAT} , 随着温度升高, I_{NM18} 下降速度要快于 I_{CTAT} , 由式(5)可知基准电压源的补偿电流的穿越温度为 T_1 , 在温度 $T \leq T_1$ 时, 补偿电流对基准电压 V_{ref} 的温度特性曲线进行高阶补偿, 减小基准电压的温度系数; 当 $T > T_1$ 时, Q_5 处于截至区没有电流通过, $I_{CQ5} = 0$, 综上所述, 补偿电流可表示为

$$I_{CQ5} = \begin{cases} -aT^4 + bT^3 + cT^2 - dT - eT_1, & T \leq T_1; \\ 0, & T > T_1. \end{cases}$$

通过调整 $PM_{14} \sim PM_{16}$ 电流镜的比例和 NM_{18} 的宽长比等参数, 可以实现对穿越温度为 T_1 的调节, 补偿电流 I_{CQ5} 注入到电阻 R_9 , 对基准的温度特性曲线进行高阶补偿, 在高温时关闭补偿电流. 经过补偿后的带隙基准电压 V_{ref} 可表示为

$$V_{ref} = V_{BE2} + 2 \frac{V_T \ln n}{R_2} \cdot (R_5 + R_8 + R_9) + I_{CQ5} \cdot R_9.$$

高阶补偿电路由 I_{CTAT} 为其提供偏置电流, 它的大小决定了补偿电路的功耗, 由于 I_{CTAT} 具有负温度系数特性, 高阶补偿电路的功耗随着温度的升高而减小. 要实现补偿的最优化, 在尽可能减少硬件开销的情况下, 也要限制电路的功耗, 并且使芯片面积达到最小, 所以要合理的设置各个器件的参数以达到性能最优.

3 仿真结果

本文带隙基准电压源仿真采用 $0.18 \mu m$ BCD 工艺. 利用 Hspice 仿真软件, 温度在 $25^\circ C$, 基准电压线性调整率仿真结果如图 4 所示. 仿真结果表明, 基

准电压的典型值为 $1.229 V$. 供电电压 V_{DD} 在 $2.5 \sim 5.0 V$ 范围内, 线性调整率为 0.033% .

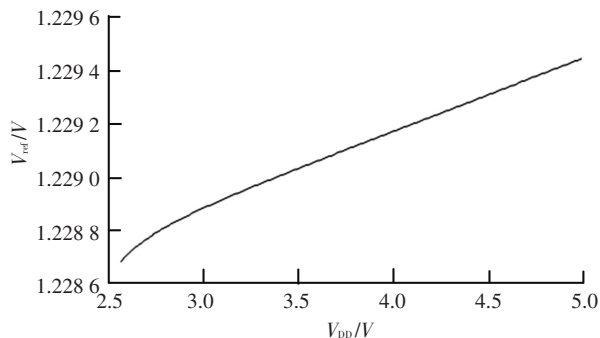


图 4 基准电压随电源电压的变化曲线

Fig.4 Curve of reference voltage with power supply

基准电压源的温度特性仿真结果如图 5 所示, 供电电压 V_{DD} 为 $5 V$, 在 $-40^\circ C \sim 150^\circ C$ 的温度范围内, 仿真结果表明, 基准电压源补偿前的温度系数为 $20 \times 10^{-6}/^\circ C$, 补偿后的温度系数为 $6.94 \times 10^{-6}/^\circ C$, 可以看出补偿后带隙基准电压源的温度特性得到明显的改善.

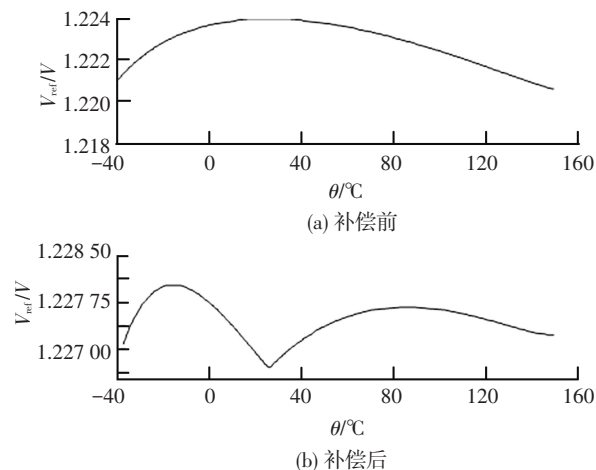


图 5 基准电压温度特性曲线

Fig.5 Temperature characteristic curve of reference voltage

基准电压源的电源抑制比仿真结果如图 6 所示, 供电电压 V_{DD} 为 $5 V$, 温度为 $25^\circ C$, 仿真结果表明, 低频时 PSRR 为 $77 dB$, 具有很好的抑制电源干扰的能力.

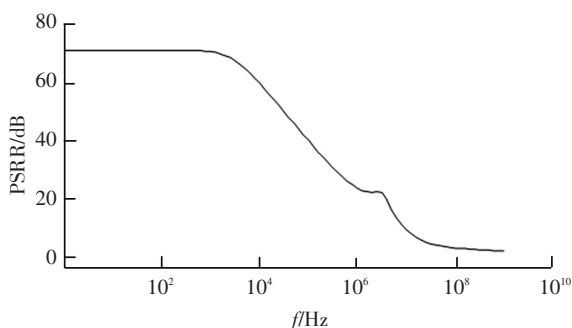


图 6 基准电压的 PSRR 仿真结果

Fig.6 The PSRR curves of reference voltage

基准电压源功耗如图 7 所示,从仿真结果可以看出,电路的静态电流功耗仅为 7.36 μA ,电路具有较低的功耗.

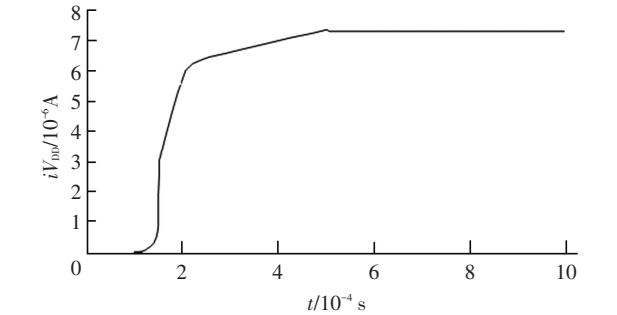


图 7 电路工作电流仿真结果

Fig.7 Simulation results of circuitworking current

表 1 为本文和文献[7-9]的参数性能的比较,从表 1 中可以看出,基准电压源的温度系数明显优于文献[7-9],功耗远低于文献[8].

表 1 带隙基准的性能比较

Tab.1 Performance comparison with references

性能	工艺/ μm	$V_{\text{ref}}/$ V	温度系数/ 10^{-6}	线性调 整率/%	PSRR/ dB	功耗/ μA
本文	0.18	1.229	6.94	0.033	77.00	7.36
文献[7]	0.09	0.281	125.00	0.230	48.00	—
文献[8]	0.60	1.200	25.00	0.280	72.00	85.00
文献[9]	0.35	1.250	22.00	0.003	57.37	—

4 结 论

1) 本文对传统的带隙基准电压源结构进行改进,提出了一种新型的高阶曲率补偿的带隙基准电压电路,该电路中采用了一种简单的补偿电路实现高阶曲率补偿,使基准电压的温度特性曲线呈现出多个极值点,克服了传统带隙基准电压带隙基准源的温度特性差的缺点,同时电路正常工作时需要较小的电流.虽然利用三极管占用较多的芯片面积,但性能优势是明显的.

2) 通过和传统的带隙基准电压源性能的对比,表明了高阶曲率补偿方法可以使基准电压源获得良好的温度特性,通过仿真对比,证明了所设计的补偿电路明显的提高了温度特性.结果表明,各项指标性能满足设计要求.此基准电压源可以应用到对性能要求较为严格场合,如掌上电脑、第 3 代手机和 GPS 接收器等.

参考文献

[1] PARK J S, AN T J, KIM Y M, et al. A 10b 50MS/s 90nm CMOS skinny-shape ADC using variable references for CIS applications [C]//2013 International Soc Design Conference. Busan, South Korea; IEEE, 2013; 80-82. DOI: 10.1109/ISOC.2013.6863990.

[2] FULDE M, WIMSHOFER M, KNOBLINGER G, et al. Design of low-voltage bandgap reference circuits in multi-gate CMOS technologies [C]//IEEE International Symposium on Circuits and Systems. Taipei, Taiwan; IEEE, 2009; 2537-2540. DOI: 10.1109/ISCAS.2009.5118318.

[3] YANG Xinbo, DENG Honghui, QUAN Lei, et al. A differential reference voltage source and its output buffer used in high-speed high-precision pipelined ADC [C]//Proceedings of the 5th International Congress on Image and Signal Processing. Chongqing, China; IEEE, 2012;1398-1402. DOI: 10.1109/CISP.2012.6469818.

[4] MA Jirong, LI Yongming, ZHANG Chun, et al. A 1V Ultra-low power high precision CMOS voltage reference [C] // IEEE Conference on Electron Devices and Solid-State Circuits. Tainan, Taiwan; IEEE, 2008; 847-850. DOI: 10.1109/EDSSC.2007.4450258.

[5] 李睿,冯全源.一种低功耗高精度带隙基准的设计[J].电子技术应用, 2015, 41(3): 51-54. DOI: 10.16157/j.issn.0258-7998.2015.03.012.

LI Rui, FENG Quanyuan. Design of a bandgap reference voltage with low power consumption and high-accuracy [J]. Application of Electronic Technique, 2015, 41(3): 51-54. DOI: 10.16157/j.issn.0258-7998.2015.03.012.

[6] WADHWA S K. A low voltage CMOS bandgap reference circuit [C]//International Symposium on Circuits and Systems. Seattle, WA; IEEE, 2008; 2693-2696. DOI: 10.1109/ISCAS.2008.4542012.

[7] MOHAMMED M, ABUGHARBIEH K, ABDELFAATTAH M, et al. Design of a voltage reference circuit based on subthreshold and triode MOSFETs in 90nm CMOS [C]//IEEE International Conference on Ic Design & Technology. Austin, TX; IEEE, 2014;1-4. DOI: 10.1109/ICICDT.2014.6838605.

[8] 唐宇,冯全源.一种低温漂低功耗带隙基准的设计[J].电子元件与材料, 2014, 33(2): 35-38. DOI: 10.3969/j.issn.1001-2028.2014.02.009.

TANG Yu, FENG Quanyuan. Design of a bandgap reference with low temperature-drift and low power consumption [J]. Electronic Components and Materials, 2014, 33(2): 35-38. DOI: 10.3969/j.issn.1001-2028.2014.02.009.

[9] 王宇星,朱波.一种用于 PWM 控制 Buck 型 DC-DC 变换器的带隙基准源[J].电子器件,2013,36(2): 252-255. DOI: 10.3969/j.issn.1005-9490.2013.02.026.

WANG Yuxing, ZHU Bo. A CMOS bandgap reference for PWM control buck DC-DC converters [J]. Chinese Journal of Electron Devices, 2013, 36(2): 252-255. DOI: 10.3969/j.issn.1005-9490.2013.02.026.

[10] CHOUHAN SS, HALONEN K. A micro-power 4.8 ppm/ $^{\circ}\text{C}$ CMOS voltage reference circuit for linear drop out regulator used in RFID [C]//Proceedings of the 20th International Conference on Electronics, Circuits, and Systems. Abu Dhabi, United Arab Emirates; IEEE, 2013; 893-896. DOI: 10.1109/ICECS.2013.6815557.

[11] TAN Xiaoyun, LIANG Chen, SHI Min, et al. A low temperature coefficient 4th-order curvature-compensated CMOS bandgap reference [C]// Academic International Symposium on Optoelectronics and Microelectronics Technology. Harbin, China; IEEE, 2011;251-254. DOI: 10.1109/AISMOT.2011.6159366.

[12] DUAN Quanzhen, ROH J. A 1.2-V 4.2-ppm/ $^{\circ}\text{C}$ high-order curvature-compensated CMOS bandgap reference [J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2015, 62(3): 662-670. DOI:10.1109/TCSI.2014.2374832.

[13] PENG Zhenyu, LV Changzhi, SHE Shuojie. A High-order temperature curvature compensated CMOS bandgap reference [C]// Proceedings of the 2nd International Conference on Consumer Electronics, Communications and Networks. Yichang, China; IEEE, 2012; 2254-2257. DOI: 10.1109/CECNet.2012.6201536.

[14] MA B, YU Fengqi. A novel 1.2-V 4.5-ppm/ $^{\circ}\text{C}$ curvature-compensated CMOS bandgap reference [J]. IEEE Transactions on Circuits Systems I: Regular Papers, 2014, 61(4): 1026-1035. DOI: 10.1109/TCSI.2013.2286032. (编辑 张 红)